

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«УФИМСКИЙ ГОСУДАРСТВЕННЫЙ АВИАЦИОННЫЙ
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

Кафедра информационно-измерительной техники

**АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ
УЧЕБНОЙ ДИСЦИПЛИНЫ**

*«Схемотехника микропроцессорных систем
бортового оборудования»*

Направление подготовки (специальность)

12.03.01 Приборостроение

Направленность подготовки (профиль)

Авиационные приборы и измерительно-
вычислительные комплексы

Квалификация выпускника

Бакалавр

Форма обучения

Очная

УФА 2015

Исполнитель: доцент каф.ИИТ Нугаев Р.Р.

Должность Фамилия И. О.

Заведующий кафедрой: В.Х. Ясовеев

Фамилия И.О.

Место дисциплины в структуре образовательной программы

Рабочая программа составлена в соответствии с требованиями федерального государственного образовательного стандарта высшего профессионального образования (ФГОС ВПО) по направлению подготовки 200100, утвержденного приказом Министерства образования и науки Российской Федерации «21» декабря 2009 г. № 756 и актуализирована в соответствии с требованиями федерального государственного образовательного стандарта высшего образования (ФГОС ВО), утвержденного приказом Министерства образования и науки Российской Федерации от "03" сентября 2015 г. № 959.

Дисциплина *Схемотехника микропроцессорных систем бортового оборудования* является дисциплиной:

Согласно ФГОС ВПО по выбору вариативной части профессионального цикла.

Согласно ФГОС ВО дисциплина по выбору вариативной части Б1.В.ДВ.6.1.

Целью освоения дисциплины является изучение характеристик бортовых ЦВМ, основных модулей (микропроцессоры, запоминающие устройства, периферийные БИС, внешние интерфейсы), принципов построения и программирования микропроцессорных систем, а также в формировании у студентов личностных качеств, позволяющих использовать полученные знания и навыки в дальнейшей профессиональной деятельности.

Задачи:

- изучение основных черт и представителей БЦВМ первого, второго, третьего и четвертого поколений;
- ознакомление с основными техническими характеристиками современных БЦВМ;
- изучение структуры и принципов функционирования микропроцессоров и микропроцессорных систем;
- изучение этапов развития и особенностей архитектур микропроцессоров семейства 86x86 фирмы Intel;
- изучение структуры однокристальных микроконтроллеров с CISC и RISC архитектурой;
- изучение параметров и характеристик полупроводниковых постоянных и оперативных запоминающих устройств.
- изучение способов обмена информацией между периферийным устройством и микропроцессорной системой и принципов функционирования периферийных БИС;
- изучение внешних интерфейсов МПС;
- изучение организации и программирования микропроцессора K1810BM86 (i8086);
- изучение принципов организации одноплатных микроконтроллеров на базе микропроцессора K1810BM86.

Перечень результатов обучения

Процесс изучения дисциплины направлен на формирование элементов следующих компетенций.

Планируемые результаты обучения по дисциплине:

№	Формируемые компетенции	Код	Знать	Уметь	Владеть
1	способность к анализу, расчету, проектированию и конструированию в соответствии с техническим заданием типовых систем, приборов, деталей и узлов на схемотехническом и элементном уровнях	ПК-5	– виды бортовых цифровых вычислительных машин, их структуру, принципы функционирования; – принципы организации информационно-измерительных систем с использованием встроенных микропроцессоров и микроЭВМ; – принципы, особенности и технические средства разработки алгоритмического и программного обеспечения измерительных систем, использующих встроенные	– грамотно определять требуемые характеристики приборов; разрабатывать схемотехнические решения информационно-вычислительных систем и их элементов с использованием цифровой элементной базы и встроенных микропроцессоров и микроЭВМ; – разрабатывать схемотехнические решения информационно-вычислительных	– навыком решения задач анализа и синтеза элементов бортовых вычислительных комплексов; – методами составления алгоритмов и программ информационно-измерительных систем на основе встроенных микропроцессоров и микроЭВМ с использованием современных средств

			микропроцессоры и микроЭВМ;	систем и их элементов с использованием цифровой элементной базы и встроенных микропроцессоров и микроЭВМ; составлять алгоритмы и программы информационно-измерительных систем на основе встроенных микропроцессоров и микроЭВМ с использованием современных средств разработки и отладки;	разработки и отладки;
--	--	--	-----------------------------	---	-----------------------

Содержание разделов дисциплины

№	Наименование и содержание раздела
1.	<p>Этапы развития бортовых цифровых вычислительных машин в России</p> <p>Преимущества использования бортовых цифровых вычислительных машин (БЦВМ) в системах бортового оборудования. Основные черты и представители БЦВМ первого поколения: ЦВМ-263, ЦВМ-264. Характеристики и примеры БЦВМ второго поколения: «Орбита-10», «Орбита-20», «Аргон-15». Особенности построения БЦВМ третьего поколения, БЦВМ третьего поколения ЦВМ 80-30XXX (ЛНПОЭА), ЦВМ 80-40XXX (ЛНПОЭА), «Заря-30» (НИИП), «Заря-40» (НИИП), БЦВМ Ц-100, Ц101, Ц102 и Ц104 (НИИ «Аргон»), БЦВМ А-30, А-40 и А-50 (НИИ «Аргон») и СБМВ-1, СБМВ-2 (МНПК «Авионика»). Основные черты БЦВМ четвертого поколения БЦВМ 90-50XXX, семейство БЦВМ-386/486 и БЦВМ «Багет-53».</p>
2.	<p>Характеристики современных БЦВМ</p> <p>Базовая бортовая цифровая вычислительная машина А-50. Бортовая цифровая вычислительная машина А-313. Семейство бортовых цифровых вычислительных машин ЦВМ10. Семейство бортовых цифровых вычислительных машин ЦВМ20. Цифровая вычислительная машина ЦВМ20-1М. Цифровые вычислительные машины типа ЦВМ20-6. Цифровая вычислительная машина ЦВМ20-19К. Цифровая вычислительная машина ЦВМ20-22-56. Цифровая вычислительная машина ЦВМ20-51М. Цифровая вычислительная машина ЦВМ20М-13-1. Цифровая вычислительная машина ЦВМ20М-22-56. Цифровая вычислительная машина ЦВМ20М-800. Бортовая цифровая вычислительная машина ЦВМ20М-ТС-45. Цифровая вычислительная машина ЦВМ 80-30200 (ЦВМ 80-30800). Цифровая вычислительная машина ЦВМ 80-30301. Бортовые вычислительные машины серии БЦВМ 80-40XXX. Бортовые вычислительные машины серии БЦВМ 90-50XXX. Бортовые вычислительные машины серии БЦВМ 90-60XXX. Бортовые авиационные ЭВМ семейства Ц-101. Унифицированный вычислительный модуль. Специализированная бортовая машина СБМ-2Э. Сверхминиатюрная одноплатная бортовая цифровая вычислительная машина СБ-3580. Встраиваемая бортовая ЭВМ СБ-5580. Бортовая микроЭВМ КРЕДО-486. Бортовая цифровая вычислительная машина «Заря-25». БЦВМ серии ЕА 2165. БЦВМ серии ЕА 2166. Цифровой вычислительный комплекс Е31 (Е31А).</p>
3.	<p>Принципы организации микропроцессорных информационно-вычислительных систем</p> <p>Назначение микропроцессорных вычислительных систем в составе приборных комплексов. Архитектура централизованных и распределенных ИВС.</p> <p>Определение микропроцессора (МП). Понятие архитектуры МП. Регистровая модель МП: регистры общего назначения, служебные регистры. Структура МП. Особенности, достоинства и недостатки CISC-архитектуры, RISC-архитектуры и VLIW-архитектуры МП. Особенности принстонской и гарвардской архитектур. Конвейерный принцип выполнения команд. Эффективность работы конвейера, простои и ожидания. Блоки предсказания ветвлений. Суперскалярная структура МП. Классификация МП по функциональному признаку: характеристики МП общего назначения и 8-, 16- и 32-разрядных микроконтроллеров (МК). Классификация МП по количеству БИС: однокристалльные и многокристалльные МП.</p> <p>Типовая структура и основные модули микропроцессорной системы (МПС). Магистральный принцип организации МПС. Системная шина: шина данных, шина адреса, шина управления, их разрядность и назначение, мультиплексирование шины адреса и данных. Основные режимы работы МПС. Выполнение основной программы: описание режима, формат типовой команды МП, командный цикл, системные такты, машинные такты. Вызов подпрограммы: описание режима, возможность вложения подпрограмм, варианты реализации стека. Обслуживание прерываний и исключений: описание режима, классификация прерываний и исключений, особенности</p>

	маскируемых и немаскируемых прерываний. Прямой доступ к памяти (ПДП): описание режима, назначение контроллера ПДП.
4.	<p>Микропроцессоры общего назначения</p> <p>Этапы развития процессоров семейства 86x86 фирмы Intel. Основные характеристики микропроцессора K1810VM86, минимальный и максимальный режимы работы, условное графическое обозначение, структурная схема. Организация регистров VM86. Организация памяти VM86, формирование физического адреса. Назначение контактов VM86 и временные диаграммы циклов микропроцессора. Обработка прерываний в МП VM86. Управление захватом шины. Режимы адресации операндов VM86. Способы вычисления эффективного адреса при различных режимах адресации. Система команд VM86: команды передачи информации, арифметические, логические, команды сдвига, строковые команды, команды передачи управления и прерываний, команды управления состоянием МП. Основы программирования на языке ассемблер. Элементы команды на языке ассемблера: метка, мнемокод, операнды, комментарии. Основные модули программы на языке ассемблера. Директивы ассемблера. Примеры программ на ассемблере.</p> <p>Особенности процессора i80286: поддержка виртуальной памяти, механизм переключения задач, реальный и защищенный режимы работы процессора, организация памяти процессора в реальном и защищенном режимах, дополнительные команды. Особенности процессора i80326: 32-разрядная шина данных, особенности формирования физического адреса в защищенном режиме. Особенности процессора i80486: кэш-память, внутренний математический сопроцессор, скоростное RISC-ядро, режим пакетной передачи, режим внутреннего умножения тактовой частоты. Особенности процессоров Pentium: два пятиступенчатых параллельно работающих конвейера обработки информации (суперскалярная архитектура), внешняя 64-разрядная шина данных, технология динамического предсказания ветвлений, отдельный кэш для команд и данных. Многоядерные процессоры.</p>
5.	<p>Специализированные микропроцессоры</p> <p>Организация микроконтроллеров. Классификация и структура микроконтроллеров. Процессорное ядро микроконтроллера. Память программ и данных МК. Порты ввода/вывода. Таймеры и процессоры событий. Модуль прерываний МК. Минимизация энергопотребления в системах на основе МК. Тактовые генераторы МК. Аппаратные средства обеспечения надежной работы МК. Дополнительные модули МК. Этапы проектирования цифровых устройств на базе МК. Инструментальные средства отладки МПС. Сигнальные микропроцессоры</p>
6.	<p>Однокристалльные микроконтроллеры с CISC и RISC архитектурой</p> <p>Однокристалльные микроконтроллеры с CISC-архитектурой. Микроконтроллеры iMCS-51: основные характеристики и особенности архитектуры; набор регистров VE51; организация памяти VE51; периферийные средства VE51 (порты ввода-вывода, последовательный канал связи, таймеры/счетчики, система прерываний); система команд VE51.</p> <p>Однокристалльные микроконтроллеры с RISC-архитектурой. PIC-микроконтроллеры: состав и назначение семейств PIC-контроллеров; микроконтроллеры подгруппы PIC16F8X (основные характеристики, особенности архитектуры, назначение выводов, схема тактирования и цикл выполнения команды).</p> <p>Однокристалльные микроконтроллеры с RISC-архитектурой. AVR-микроконтроллеры: общие сведения; архитектура AVR-контроллеров (гарвардский процессор, регистровый файл, память программ, память данных, периферия МК AVR, система команд AVR); характеристики AVR-контроллеров.</p>
7.	<p>Запоминающие устройства</p> <p>Классификация и основные параметры запоминающих устройств (ЗУ). Оперативные запоминающие устройства (ОЗУ): общая структура микросхем памяти с произвольной выборкой, характеристики статических и динамических ОЗУ, элементы памяти ОЗУ, сигналы управления, условные графические обозначения. Постоянные запоминающие устройства: характеристики масочных, программируемых и репрограммируемых ПЗУ, элементы памяти, условные графические обозначения. Увеличение объема запоминающих устройств, организация ЗУ при наращивании разрядности выходного слова и числа хранимых слов.</p>
8.	<p>Подсистема ввода-вывода микропроцессорных систем</p> <p>Способы обмена информацией между периферийным устройством и микропроцессорной системой: программно-управляемый обмен, обмен по прерываниям, обмен в режиме прямого доступа к памяти. Программно-управляемый обмен: прямой, условный с занятием цикла, условный совмещенный. Квитирование. Назначение периферийных адаптеров. Многорежимный буферный регистр K589IP12: структурная схема, условное графическое обозначение, схема управления. Программируемый параллельный интерфейс (ППИ) KP580BV55: назначение, состав, структурная схема, условное графическое обозначение, сигналы управления, программирование методом загрузки управляющих слов, формат управляющих слов, режимы работы. Универсальный синхронно-асинхронный приемопередатчик (УСАПП) KP580BV51: назначение, формат кадра данных, состав, структурная схема, условное графическое обозначение, сигналы управления, программирование методом загрузки управляющих слов, формат управляющих слов. Программируемый контроллер прерываний KP580BV59: назначение, описание и временные диаграммы работы контроллера, структурная схема, условное графическое обозначение, форматы</p>

	<p>управляющих слов. Контроллер прямого доступа к памяти КР580ВТ57: назначение, состав, структурная схема, схема подключения к системной шине, управляющие сигналы, форматы управляющих слов. Программируемый таймер КР580ВИ53/ К1810ВИ54: назначение, состав, структурная схема, условное графическое обозначение, управляющие сигналы, форматы управляющих слов, временные диаграммы режимов работы таймера.</p>
9.	<p>Внешние интерфейсы микропроцессорных систем Назначение внешних интерфейсов МПС, перечень наиболее распространенных внешних интерфейсов. Системная шина (магистраль) ISA: характеристики, устройство, назначение контактов, назначение сигналов, временные диаграммы циклов обмена по ISA. Распределение ресурсов компьютера: распределение адресного пространства памяти, устройств ввода/вывода, каналов запроса прерываний, каналов запроса прямого доступа к памяти. Интерфейс Centronics: характеристики, назначение контактов и сигналов, временные диаграммы цикла передачи данных. Интерфейс RS-232C: характеристики, устройство, назначение контактов и сигналов, схема соединения двух устройств по четырехпроводной линии связи, формат кадра данных. Интерфейс шины PCI: характеристики, устройство, назначение сигналов, типы циклов обмена PCI. Характеристики интерфейса PCMCIA. Последовательный интерфейс USB: характеристики, древовидная схема подключения устройств, виды пакетов передачи данных, типы пересылок информации. Характеристики интерфейса RS-485.</p>
10.	<p>Организация одноплатных микроконтроллеров на базе микропроцессора К1810ВМ86 Построение модуля центрального процессора на базе К1810ВМ86: демultipлексирование и буферизация адреса и данных МП, формирование сигналов управления, типовые структуры для минимального и максимального режимов. Сопроцессорная конфигурация микропроцессорной системы. Построение модулей памяти. Пример принципиальной схемы микроконтроллера на базе К1810ВМ86.</p>

Подробное содержание дисциплины, структура учебных занятий, трудоемкость изучения дисциплины, входные и исходящие компетенции, уровень освоения, определяемый этапом формирования компетенций, учебно-методическое, информационное, материально-техническое обеспечение учебного процесса изложены в рабочей программе дисциплины.