

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования

«УФИМСКИЙ ГОСУДАРСТВЕННЫЙ АВИАЦИОННЫЙ ТЕХНИЧЕСКИЙ
УНИВЕРСИТЕТ»

Кафедра Электроники и биомедицинских технологий

**АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ
УЧЕБНОЙ ДИСЦИПЛИНЫ**

**«ЦИФРОВЫЕ СИГНАЛЬНЫЕ ПРОЦЕССОРЫ В ЭЛЕКТРОННОЙ
АППАРАТУРЕ»**

Направление подготовки

11.03.04 Электроника и микроэлектроника

Направленность подготовки

Промышленная электроника

Квалификация (степень) выпускника

Бакалавр

Форма обучения: очная

Уфа 2015

Исполнитель: доцент

Тимофеев А.Л

Заведующий кафедрой ЭиБТ

Жернаков С.В.

Место дисциплины в структуре образовательной программы

Дисциплина «Цифровые сигнальные процессоры в электронной аппаратуре» является дисциплиной факультативной части ОПОП по направлению подготовки 11.03.04 *Электроника и наноэлектроника*, направленность: *Промышленная электроника*.

Рабочая программа составлена в соответствии с требованиями Федерального государственного образовательного стандарта высшего образования по направлению подготовки бакалавра 11.03.04 *Электроника и наноэлектроника*, утвержденного приказом Министерства образования и науки Российской Федерации от 12 марта 2015 г. № 218.

Целью освоения дисциплины «Цифровые сигнальные процессоры в электронной аппаратуре» является формирование у студентов знаний, умений и навыков в области разработки аппаратной и программной части современных систем цифровой обработки сигналов.

Задачи курса:

- изучение общей структуры и основных характеристик ЦСП, принципов выбора ЦСП для решения различных задач цифровой обработки сигналов;
- изучение архитектуры и вычислительных блоков семейства ЦСП ADSP-2100;
- изучение основ программирования на ассемблере ЦСП указанного семейства;
- изучение типовых решений задач цифровой обработки сигналов и библиотеки стандартных функций, используемых при этой обработке.

Перечень результатов обучения

Процесс изучения дисциплины направлен на формирование элементов следующих компетенций на базовом уровне.

Планируемые результаты обучения:

№	Формируемые компетенции	Код	Знать	Уметь	Владеть
1	готовностью осуществлять регламентную проверку технического состояния оборудования, его профилактический осмотр и текущий ремонт	ПК-16	основы схемотехники, элементную базу, архитектуру, условия и способы использования цифровых сигнальных процессоров	выбирать методы моделирования систем, структурировать и анализировать цели и функции систем обработки цифровой	навыками построения цифровых устройств на основе сигнальных процессоров

				информации	
--	--	--	--	------------	--

Содержание разделов дисциплины

№	Наименование и содержание разделов
1	<p>Основы архитектуры ЦСП. Отличия ЦСП от других микропроцессоров, типовые решаемые задачи. Основные блоки и шины, назначение и взаимосвязи. Архитектуры: фон Неймана, Гарвардская, супергарвардская. Влияние архитектуры на скорость выполнения вычислений. Специфические особенности ЦСП. Вычисление времени обработки, тактовая частота. Кольцевое буферирование.</p>
2	<p>Архитектура ЦСП семейства ADSP-2100. Типовая блок-схема ЦСП фирмы Analog Devices. Вычислительные блоки, память программ и данных, блоки управления программой и пересылки данных. Проблемы выбора ЦСП, наиболее подходящих для решения поставленных задач. Факторы, влияющие на стоимость разработки и стоимость конечной продукции. Оценка производительности ЦСП. Вычисление требуемой производительности при решении задач обработки звука в телефонии и профессиональном звукоредактировании, обработки изображений и видеоинформации. Мультипроцессорная обработка</p>
3	<p>Блоки управления программой и передачи данных. Программный секвенсор. Блок-схема, особенности вычисления адреса следующей инструкции. Программный счетчик, счетчик циклов и компаратор цикла. Работа с прерываниями, организация циклов. Стеки секвенсора. Условия выполнения циклов. Инструкции управления программой. Адресные генераторы DAG. Генерация адресов для данных в памяти программ и в памяти данных. Блок-схема, внутренние регистры. Линейная и кольцевая адресация. Адресация с реверсированием битов. Вычисление следующего адреса кольцевого буфера. Базовый адрес.</p>
4	<p>Блоки прямого доступа в память и внешний интерфейс. Внешняя и внутренняя память. Особенности процессоров с внутренней памятью в виде ОЗУ. Циклы ожидания. Оверлейная память. Участки памяти данных, программ, байтовой и УВВ. Сигналы выборки. Композитный сигнал CMS. Порядок обращения при командах одновременной загрузки операндов с PM и DM. Скорость работы программ при использовании внешней и внутренней памяти. Регистры конфигурирования системы и PMOVLAY. Запуск программы процессора из оверлейной памяти. Пространство</p>

Подробное содержание дисциплины, структура учебных занятий, трудоемкость изучения дисциплины, входные и исходящие компетенции, уровень освоения, определяемый этапом формирования компетенций, учебно-методическое, информационное, материально-техническое обеспечение учебного процесса изложены в рабочей программе дисциплины.