

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования

**«УФИМСКИЙ ГОСУДАРСТВЕННЫЙ АВИАЦИОННЫЙ
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

Кафедра *Вычислительной математики и кибернетики*

АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ

УЧЕБНОЙ ДИСЦИПЛИНЫ

« Архитектура вычислительных систем и компьютерные сети»

Уровень подготовки
высшее образование - бакалавриат

Направление подготовки 02.03.03 Математическое обеспечение и администрирование
информационных систем

Квалификация (степень) выпускника
бакалавр

Форма обучения
очная

Уфа 2015

Исполнители:

Профессор, д.т.н.

должность



подпись

О.Н.Сметанина

расшифровка подписи

Заведующий кафедрой ВМиК



личная подпись

Н.И.Юсупова

расшифровка подписи

Место дисциплины в структуре образовательной программы

Дисциплина *Архитектура вычислительных систем и компьютерные сети* является дисциплиной базовой части ОПОП по направлению подготовки 02.03.03 Математическое обеспечение и администрирование информационных систем.

Рабочая программа составлена в соответствии с требованиями Федерального государственного образовательного стандарта высшего образования по направлению подготовки (специальности) *02.03.03 Математическое обеспечение и администрирование информационных систем*, утвержденного приказом Министерства образования и науки Российской Федерации от "12" марта 2015 г. № 222.

Целью освоения дисциплины является развитие у обучающихся личностных качеств и формирование профессиональных компетенций в соответствии с ФГОС ВО по направлению подготовки *02.03.03 Математическое обеспечение и администрирование информационных систем* в области архитектуры компьютера и сетевых вычислений, классификации архитектур, логических основ обработки данных, параллелизма вычислений, организации памяти, оценки производительности вычислительных систем, основных семейств микропроцессоров, линий связи, классификации и топологии сетей, методов коммутации, многоуровневой модели OSI.

Задачи: углубленное изучение теоретических и методологических основ архитектуры вычислительных систем и компьютерных сетей.

Дисциплина *Архитектура вычислительных систем и компьютерные сети* проводится в третьем семестре. На начальном этапе обучающиеся опираются на компетенции, полученные предыдущих семестрах.

Входные компетенции:

№	Компетенция	Код	Уровень освоения, определяемый этапом формирования компетенции	Название дисциплины (модуля), практики, научных исследований, сформировавших данную компетенцию
1.	способностью применять в профессиональной деятельности знания математических основ информатики	ОПК-2	пороговый	Теоретические основы информатики

Исходящие компетенции:

№	Компетенция	Код	Уровень освоения, определяемый этапом формирования компетенции	Название дисциплины (модуля), для которой данная компетенция является входной
1	Владение информацией о направлениях развития компьютеров с традиционной (нетрадиционной) архитектурой; о тенденциях развития функций и архитектур проблемно-ориентированных программных систем и комплексов	ОПК-5	пороговый	Учебная практика

2	способностью к выбору архитектуры и комплексирования современных компьютеров, систем, комплексов и сетей системного администрирования	ПК-4	пороговый	Учебная практика
---	---	------	-----------	------------------

2. Перечень результатов обучения

Процесс изучения дисциплины направлен на формирование элементов следующих компетенций.

Планируемые результаты обучения по дисциплине:

№	Формируемые компетенции	Код	Знать	Уметь	Владеть
1	Владение информацией о направлениях развития компьютеров с традиционной (нетрадиционной) архитектурой; о тенденциях развития функций и архитектур проблемно-ориентированных программных систем и комплексов	ОПК-5	Направления развития компьютеров с традиционной (нетрадиционной архитектурой); тенденции развития функций и архитектур проблемно-ориентированных программных систем и комплексов	-	-
2	Способностью к выбору архитектуры и комплексирования современных компьютеров, систем, комплексов и сетей системного администрирования	ПК-4	-	Выбирать архитектуры и комплексировать современные компьютеры, системы, комплексы и сети системного администрирования	-

Содержание разделов дисциплины

№	Наименование и содержание раздела
1	Представление информации в вычислительных системах (Представление данных в компьютере. Текстовые данные. Графические данные. Числовые данные. Форматы представления чисел в компьютере. Форматы целых чисел. Формат вещественных чисел. Особенности компьютерной арифметики. Звуковые и видеоданные. Принцип обезличивания кода. Надежность кодирования данных. Логические основы обработки данных. Понятие такта. Вентили и комбинационные схемы. Релейно-контактные вентили. Полупроводниковые вентили. Вентиль “НЕ”. Вентили “НЕ И” и “НЕ ИЛИ”. Вентили “И” и “ИЛИ”. Построение дизъюнктивной нормальной формы. Вентиль “Исключающее ИЛИ”. Многovoходовые вентили. Комбинационная

	<p>схема сумматора. Комбинационная схема сдвига. Компаратор. Декодер и мультиплексор. Арифметико-логическое устройство. Схема памяти на базовых вентилях. Интегральные схемы)</p>
2	<p>Архитектура и принципы работы основных логических блоков вычислительных систем (ВС) (Архитектура компьютера на базе процессора i8086. Основные устройства компьютера. Оперативная память. Процессор. Шина. Внешние устройства компьютера. Программная модель оперативной памяти. Программная модель процессора i8086. Машинные команды процессора i8086. Структура машинной команды. Безадресные команды. Одноадресные команды. Двухадресные команды. Команды с непосредственным операндом. Схема работы процессора при выполнении машинной команды. Отладчик машинных программ debug. Прерывания. Особенности 32-битовых процессоров Intel. Элементы Ассемблера процессора Intel. Структура оператора в языке Ассемблер. Директивы сегментации программы. Директивы определения данных. Команды Ассемблера. Пересылка данных. Работа со стеком. Сложение и вычитание. Умножение и деление. Организация линейных программ на машинном уровне. Команды передачи управления. Организация ветвлений на машинном уровне. Организация циклов на машинном уровне. Работа с массивами. Начальные этапы развития. Механический этап. Машины Чарльза Бэббиджа. Электромеханический этап. Начало электронного этапа. Архитектура фон Неймана. Параллелизм в архитектуре начального периода. Параллельная обработка разрядов кода. Совмещение во времени работы нескольких устройств. Направления дальнейшего развития параллелизма. Сегментная модель памяти защищенного режима. Структура дескриптора сегмента. Линейный адрес. Организация виртуальной памяти. Повышение эффективности оперативной памяти. Статическая и динамическая память. Микросхемы памяти. Цикл памяти. Типы микросхем динамической памяти. Расслоение памяти. Микросхемы FPM DRAM. Микросхемы EDO DRAM. Микросхемы BEDO DRAM. Микросхемы SDRAM. Микросхемы DDR DRAM и RDRAM. Многоуровневая организация памяти. Механизмы работы кэша. Кэш прямого отображения. Многоходовый ассоциативный кэш. Ассоциативная память. Управление ассоциативным кэшем. Многоуровневый кэш. Когерентность кэша. Микросхемы кэша. Циклы шин. Блочные циклы шины. Циклы без освобождения шины. Конвейерный режим шины. Многошинная архитектура. Основные типы шин. Синхронизация и шины. Чипсет. Микроархитектура процессора. Конвейерная архитектура процессора. Суперскалярная архитектура процессора. Динамическое исполнение машинных команд. Изменение последовательности выполнения команд. Предсказание перехода. Многопоточное исполнение. Многопроцессорные и многоядерные архитектуры. Магнитные диски. Оптические диски. Диски DVD. Мобильные носители памяти. Мобильные дисководы. Мобильные устройства флэш-памяти. Системный блок. Дисплей и графическая подсистема. Принтеры. Компактная условная формула – характеристика компьютера. Оценка производительности тактовой частотой. Пиковая и реальная производительность. Единицы MIPS. Единицы Flops. Тесты LINPACK. Ливерморские циклы. SPEC и другие тесты. Классификация архитектур по принципу действия. Классификация архитектур по поколениям. Функциональная классификация компьютеров. Классификация персональных компьютеров. Классификация по архитектуре системы команд. Аккумуляторная архитектура. Стековая архитектура. Архитектура регистров общего назначения. CISC-архитектура. RISC-архитектура. VLIW-архитектура. EPIC-архитектура. Семейство Intel. Первые модели процессоров Intel. Шестнадцатитривибитовые модели семейства Intel. Тридцатидвухбитовые модели</p>

	<p>i80386 и i80486. Пятое поколение моделей семейства. Шестое поколение моделей семейства. Двухъядерные модели семейства Intel. Особенности архитектуры IA64. Семейства, программно-совместимые с моделями Intel. Семейство SUN SPARC. Семейства PA-RISC, Alpha, Power PC, MIPS Семейства БЭСМ и Эльбрус. Законы Амдала. Топология параллельных систем. Классификация параллельных систем по Флинну. Классификация параллельных систем класса МКМД. Неклассические архитектуры.</p>
3	<p>Вычислительные системы и компьютерные сети (Линии связи. Передача сообщений по линиям связи. Режимы передачи сообщений. Параллельная и последовательная передачи. Способы представления кодов. Обнаружение и исправление ошибок. Характеристики линии связи. Классификация и топология сетей. Элементы сетевого оборудования. Физическая и логическая структуризация сетей. Доступ к сети. Коммутация каналов, пакетов, сообщений. Базовые сетевые технологии. Многоуровневая модель OSI.</p>

Подробное содержание дисциплины, структура учебных занятий, трудоемкость изучения дисциплины, входные и исходящие компетенции, уровень освоения, определяемый этапом формирования компетенций, учебно-методическое, информационное, материально-техническое обеспечение учебного процесса изложены в рабочей программе дисциплины.